

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-175496

(43)Date of publication of application : 13.07.1993

(51)Int.Cl.

H01L 29/784

H01L 21/66

(21)Application number : 03-337282

(71)Applicant : YAMAHA CORP

(22)Date of filing : 19.12.1991

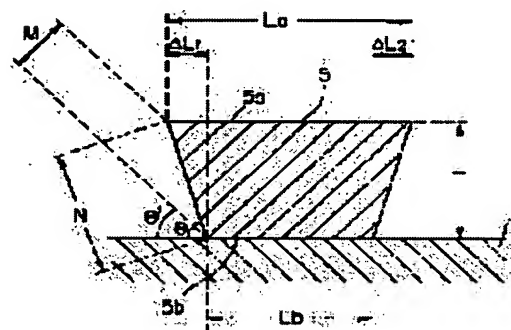
(72)Inventor : NAGURA MASAHIKO

(54) MANUFACTURE OF TRANSISTOR

(57)Abstract:

PURPOSE: To enhance an efficiency of production management by early discovering a defective product and to improve yield of a product.

CONSTITUTION: The sizes of a top 5a and a bottom 5b of a gate 5 are measured by measuring reflecting intensities of electron beams reflected from the upper and side faces of the gate 5 or scattered by sweeping the beam to the gate 5 while introducing the beam vertically and obliquely at a predetermined angle.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-175496

(43)公開日 平成5年(1993)7月13日

(51)Int.Cl.⁵

H 0 1 L 29/784

21/66

識別記号

庁内整理番号

F I

技術表示箇所

V 8406-4M

P 8406-4M

8225-4M

H 0 1 L 29/ 78

3 0 1 T

審査請求 未請求 請求項の数1(全 4 頁)

(21)出願番号

特願平3-337282

(22)出願日

平成3年(1991)12月19日

(71)出願人 000004075

ヤマハ株式会社

静岡県浜松市中沢町10番1号

(72)発明者 名倉 雅彦

静岡県浜松市中沢町10番1号 ヤマハ株式
会社内

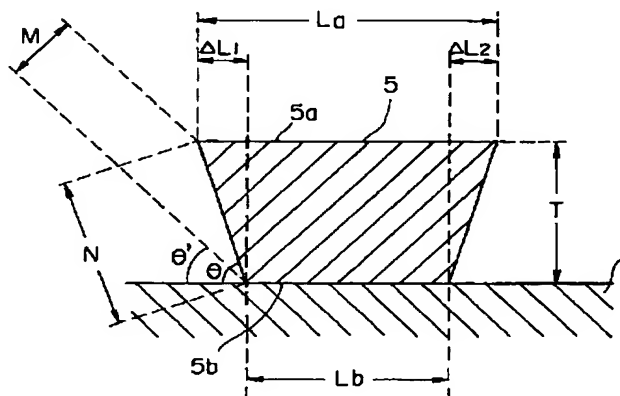
(74)代理人 弁理士 志賀 正武 (外2名)

(54)【発明の名称】 トランジスタの製法

(57)【要約】

【目的】 不良品を早期に発見して生産管理を効率化する。また、製品の歩留まりを向上させる。

【構成】 ゲート5に対して電子線を垂直方向および所定角度の斜め方向から入射させつつ、掃引させることにより、ゲート5の上面および側面からの反射または散乱される電子線の反射強度を測定してゲート5のトップ5_aおよびボトム5_bの寸法を測定する。



【特許請求の範囲】

【請求項1】 シリコン基板上に酸化膜を成長させた後、窒化膜を成長させ、レジストをマスクとして素子分離領域となる領域の窒化膜をエッチングする第1の工程と、前記レジストをマスクとしてチャンネルストッパのための不純物を注入する第2の工程と、前記レジストを剥離した後、窒化膜をマスクとする選択酸化により、素子分離領域となる領域にフィールド酸化膜を形成する第3の工程と、前記窒化膜をエッチングした後、ゲートとなる領域を酸化してゲート酸化膜を形成する第4の工程と、多結晶シリコンを成長させた後、前記ゲートとなる領域のパターニングを行ってゲートを形成する第5の工程と、不純物を注入してソースおよびドレインを形成する第6の工程とからなるトランジスタの製法において、前記第5の工程の後に、前記ゲートに対して光あるいは電子線等を垂直方向および所定角度の斜め方向から入射させつつ、掃引させることにより、前記ゲートの上面および側面からの反射または散乱される光あるいは電子線等の反射強度または散乱強度を測定して前記ゲートのトップおよびボトム寸法を測定する第7の工程を設けることを特徴とするトランジスタの製法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、IC（集積回路）やLSI（大規模集積回路）等の半導体装置の構成要素であるMOS（金属酸化膜半導体）構造のトランジスタを製造するトランジスタの製法に関する。

【0002】

【従来の技術】 従来のトランジスタの製法（4マスクの多結晶シリコンゲートNMOSプロセス）について図2に示す製造工程図に基づいて説明する。P型シリコン基板（P-Si）1上に薄い熱酸化膜を成長させた後、窒化膜を成長させ、レジストをマスクとして素子分離領域となる領域の窒化膜をエッチングする。次に、同じレジストをマスクとしてチャンネルストッパのためのホウ素をイオン打ち込みする。

【0003】 次に、レジストを剥離した後、窒化膜をマスクとする選択酸化により、素子分離領域となる領域に厚いフィールド酸化膜（SiO₂）2を形成する（図2（a）参照）。この窒化膜による選択酸化をLOCOS（Local Oxidation of Silicon）という。そして、窒化膜をエッチングした後、ゲートとなる領域を酸化してゲート酸化膜3を形成する（図2（b）参照）。

【0004】 次に、多結晶シリコン（Poly-Si）4を成長させた後（図2（c）参照）、ゲートとなる領域のパターニングを行ってゲート5を形成する（図2（d）参照）。そして、ゲート5に対して光あるいは電

子線等を垂直方向から入射させつつ、掃引させることにより、ゲート5からの反射または散乱される光あるいは電子線等の反射強度または散乱強度を測定してゲート5の寸法を測定する。次に、砒素を回転および傾斜注入して、ソース6およびドレイン7を形成してNMOS構造のトランジスタを完成させる（図2（e）参照）。以上説明したトランジスタの製法は、いわゆるセルフアライン技術を用いた製法である。

【0005】

【発明が解決しようとする課題】 ところで、上述したセルフアライン技術を用いたトランジスタの製法においては、トランジスタの性能は、一般に、実効チャンネル長で決定されるので、ゲート5の形状が非常に重要である。つまり、ゲート5の形状が設計当初の形状と大きく異なると、所望の性能を有するトランジスタが得られなくなってしまう。このゲート5の形状のトランジスタの性能に対する影響は、トランジスタが微細化すればするほど、顕著になる。

【0006】 ところが、上述した従来のトランジスタの製法において、ゲート5の寸法を測定する場合、ゲート5の水平および垂直方向の寸法しか測定できないため、ゲート5のボトム寸法が測定できず、ゲート5が異常エッチングによってオーバーハングされていても、製造装置あるいは作業者は、その形状を感知することができないという欠点があった。

【0007】 したがって、ゲート5の形状に異常があっても、全製造プロセスが完了して個々の半導体チップをテストするまでは、トランジスタが設計通りの性能を有しているのか否かを判断できない。これにより、ゲート5の形状に異常があるトランジスタ、あるいは、そのトランジスタが構成要素となっているICやLSIは、不良品として処分しなければならないので、上述した製法の工程のうち、ゲート5を形成した以降の製造工程が無駄になるという問題があった。すなわち、不良品に対しても、本来不必要な製造工程を施さざるを得ないという問題があった。この発明は、このような背景の下になされたもので、不良品を早期に発見して生産管理を効率化することができ、しかも、製品の歩留まりを向上させることができるトランジスタの製法を提供することを目的とする。

【0008】

【課題を解決するための手段】 この発明によるトランジスタの製法は、シリコン基板上に酸化膜を成長させた後、窒化膜を成長させ、レジストをマスクとして素子分離領域となる領域の窒化膜をエッチングする第1の工程と、前記レジストをマスクとしてチャンネルストッパのための不純物を注入する第2の工程と、前記レジストを剥離した後、窒化膜をマスクとする選択酸化により、素子分離領域となる領域にフィールド酸化膜を形成する第3の工程と、前記窒化膜をエッチングした後、ゲートと

なる領域を酸化してゲート酸化膜を形成する第4の工程と、多結晶シリコンを成長させた後、前記ゲートとなる領域のパターニングを行ってゲートを形成する第5の工程と、不純物を注入してソースおよびドレインを形成する第6の工程とからなるトランジスタの製法において、前記第5の工程の後に、前記ゲートに対して光あるいは電子線等を垂直方向および所定角度の斜め方向から入射させつつ、掃引させることにより、前記ゲートの上面および側面からの反射または散乱される光あるいは電子線等の反射強度または散乱強度を測定して前記ゲートのトップおよびボトム寸法を測定する第7の工程を設けることを特徴としている。

【0009】

【作用】上記構成によれば、ゲート形成後に、ゲートのトップおよびボトムの寸法を測定されるので、ゲートの形状に異常がある場合には、ゲートを形成した以降の製造工程が不要であることを認識することができる。

【0010】

【実施例】以下、図面を参照して、この発明の一実施例について説明する。まず、この発明の一実施例によるトランジスタの製法のうち、ゲート5の寸法を測定する工

$$\Delta L_1 = (M \times \cos \theta) / \{\sin(\theta - \theta')\} \cdots \textcircled{5}$$

【0013】そこで、測長機は角度調整機構を調整してそのティルト角 θ' を任意の2種類設定し、それぞれのティルト角 θ' において測長機でゲート5のトップ5_aとボトム5_bとの距離Mを測定する。そして、設定した2種類のティルト角 θ' に対して測定された2つの距離Mを⑤式にそれぞれ代入して左側のオーバーハング量 ΔL_1 および角度 θ を未知数とする連立方程式を立て、それを解くことにより、左側のオーバーハング量 ΔL_1 およびゲート5のトップ5_aの左端とボトム5_bの左端とがなす角度 θ とが求められる。また、同様に、右側のオーバーハング量 ΔL_2 も求められる。

【0014】次に、以上のようにして求められた左右のオーバーハング量 ΔL_1 および ΔL_2 を、次式で示すように、従来の手法で測定されるゲート5のトップ5_aの距離 L_a から減算することにより、ゲート5のボトム5_bの距離 L_b が求められる。

$$L_b = L_a - \Delta L_1 - \Delta L_2 \cdots \textcircled{6}$$

なお、上述した方法で求められた左側のオーバーハング量 ΔL_1 とゲート5のトップ5_aの左端とボトム5_bの左端とがなす角度 θ とを用いることにより、ゲート5の厚さTが次式で求められる。

$$T = \Delta L_1 \times \tan \theta \cdots \textcircled{7}$$

【0015】以上説明したように、上述した一実施例によれば、ゲート5の寸法を測定する工程において、トランジスタのゲート5の形状に異常があり、設計当初の性能が得られないと判断された場合には、その半導体チップにゲート5を形成した以降の製造工程が不要であることを製造装置あるいは作業者が認識することができるの

程以外は、図2を参照しつつ上述した、従来の製造工程と同様であるので、その説明を省略する。

【0011】次に、この発明の特徴であるゲート5の寸法を測定する工程について図1を参照して説明する。なお、測長機には、走査型電子顕微鏡（一般に、測長SEMと呼ばれる）等を使用する。図1において、左側のオーバーハング量 ΔL_1 は、以下に示すように求められる。まず、ゲート5のトップ5_aの左端とボトム5_bの左端とがなす角度を角度 θ 、測長機のシリコン基板1に対するティルト角を角度 θ' としたときに測長機で測定されるゲート5のトップ5_aとボトム5_bとの距離を距離M、ゲート5の左側面の距離を距離Nとすると、次式が成立する。

$$M/N = \sin(\theta - \theta') \cdots \textcircled{1}$$

$$\therefore N = M / \{\sin(\theta - \theta')\} \cdots \textcircled{2}$$

【0012】また、左側のオーバーハング量 ΔL_1 と、距離Nと、角度 θ との間には、次式が成立する。

$$\Delta L_1 / N = \cos \theta \cdots \textcircled{3}$$

$$\therefore \Delta L_1 = N \times \cos \theta \cdots \textcircled{4}$$

したがって、④式に②式を代入すると、左側のオーバーハング量 ΔL_1 は、次式で表される。

で、効率的な生産管理ができる。

【0016】また、ゲート5のボトム5_bの寸法を測定することにより、ゲート5のパターニングを行ってゲート5を形成する際に、エッチングに異常があったか否かを判断することができるので、異常が発生したロットの次のロットのエッチング工程にその結果をフィードバックすることにより、トランジスタの製造全体としての歩留まりの向上をはかることができる。さらに、エッチングマシンのメンテナンス時期等を知ることにもできる。

【0017】なお、上述した一実施例においては、測長機として走査型電子顕微鏡を使用した例を示したが、これに限定されない。また、ゲート5の寸法を測定する場合の測定要素も電子線に限定されず、光等でもよい。要するに、ゲート5のトップ5_aおよび5_bの距離が測定できれば、どのような測定要素および測長機でもよい。

【0018】

【発明の効果】以上説明したように、この発明によれば、不良品を早期に発見して生産管理を効率化することができ、しかも、製品の歩留まりを向上させることができるという効果がある。

【図面の簡単な説明】

【図1】 この発明の特徴であるゲート5のボトムの寸法を測定する工程を説明するための図である。

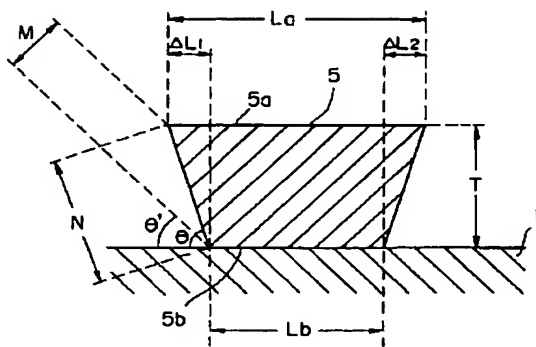
【図2】 従来例およびこの発明の一実施例によるトランジスタの製法の一部を示す製造工程図である。

【符号の説明】

1……P型シリコン基板、2……フィールド酸化膜、3……ゲート酸化膜、4……多結晶シリコン、5……ゲ

ト、5_a……トップ、5_b……ボトム、6……ソース、7……ドレイン。

【図1】



【図2】

